

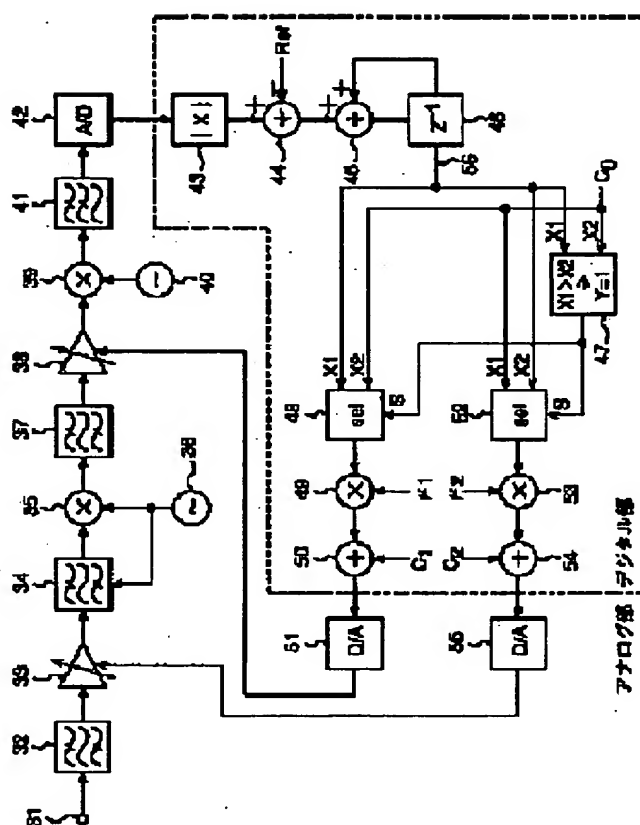
AUTOMATIC GAIN CONTROL CIRCUIT AND TUNER FOR RECEIVING SATELLITE BROADCAST

Patent number: JP11355079
 Publication date: 1999-12-24
 Inventor: YONEU HIROKI
 Applicant: SHARP KK
 Classification:
 - international: H03G3/30; H03G3/20; H04B1/16
 - european:
 Application number: JP19980165018 19980612
 Priority number(s): JP19980165018 19980612

Report a data error here

Abstract of JP11355079

PROBLEM TO BE SOLVED: To suppress oscillation and to obtain an optimal AGC(automatic gain control) characteristic for every received channel. **SOLUTION:** AGC signals for a high frequency amplifier 33 and an intermediate frequency amplifier 38 to which delayed AGC is enabled are independently generated by a comparator 47, selectors 48, 52, multipliers 49, 53 and adders 50, 54 of a digital part. Thus, oscillation is suppressed since setting of an RF (high frequency) AGC gain larger than an IF (intermediate frequency) AGC gain is not required. In addition, the optimal AGC characteristic is obtained for every received channel by setting an optimal value of each operation constant for every setting of a channel and storing it in a storage means.



THIS PAGE BLANK (USPTO)

特開平 1 1 - 3 5 5 0 7 9

(43)公開日 平成11年(1999)12月24日

(51)Int. Cl. ⁶		識別記号
H 0 3 G	3/30	
	3/20	
H 0 4 B	1/16	

F I		
H 0 3 G	3/30	B
	3/20	A
H 0 4 B	1/16	R

審査請求 未請求 請求項の数4

OL

(全9頁)

(21)出願番号 特願平10-165018

(22)出願日 平成10年(1998)6月12日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)發明者 米生 祐己

大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

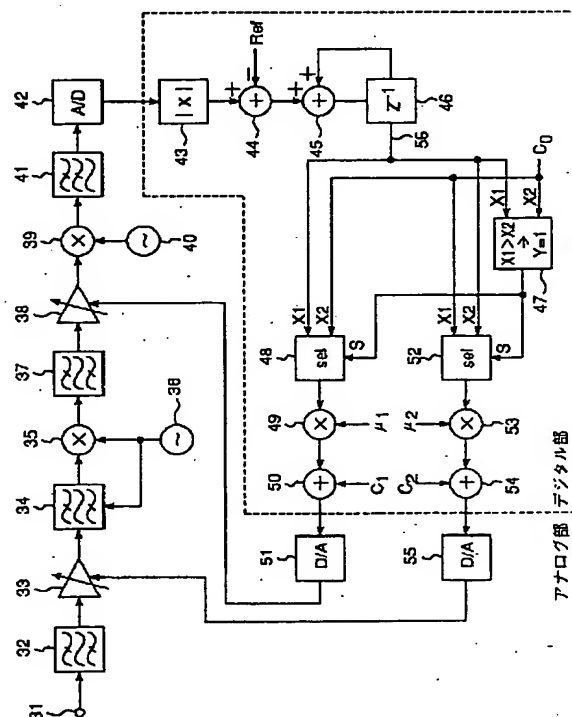
(74)代理人 弁理士 青山 葆 (外1名)

(54)【発明の名称】 自動利得制御回路および衛星放送受信チューナ

(57) 【要約】

【課題】発振しにくく、受信チャンネル毎に最適なAGC特性を得る。

【解決手段】ディジタル部の比較器47、セレクト48、52、乗算器49、53、加算器50、54は、ディレードAGCが可能な高周波増幅器33用および中間周波増幅器38用のAGC信号を独立に生成する。その結果、IFAGCゲインに対してRFAGCゲインを大きく設定する必要が無く、発振を抑えることができる。また、各演算定数を各受信チャンネル毎に最適値を設定して記憶手段に格納しておくことによって、受信チャンネル毎に最適なAGC特性が得られる。



【特許請求の範囲】

【請求項 1】 入力された高周波信号を増幅する高周波増幅器と、この高周波増幅器からの高周波信号が周波数変換された中間周波信号を増幅する中間周波増幅器との夫々に、自動利得制御信号を供給して上記両増幅器の利得制御を行う自動利得制御回路において、上記中間周波増幅器の出力信号のレベルに応じた検出信号の値と基準信号の値とを比較して、比較結果を表す信号を出力する比較手段と、

上記検出信号と基準信号とが入力されると共に、上記比較手段の出力信号に基づいて、上記検出信号の値が上記基準信号の値より大きい場合には、上記検出信号を選択して第 1 自動利得制御信号として上記高周波増幅器に出力する一方、上記検出信号の値が上記基準信号の値以下である場合には、上記基準信号を選択して上記第 1 自動利得制御信号として上記高周波増幅器に出力する第 1 信号選択手段と、

上記検出信号と基準信号とが入力されると共に、上記比較手段の出力信号に基づいて、上記検出信号の値が上記基準信号の値より大きい場合には、上記基準信号を選択して第 2 自動利得制御信号として上記中間周波増幅器に出力する一方、上記検出信号の値が上記基準信号の値以下である場合には、上記検出信号を選択して上記第 2 自動利得制御信号として上記中間周波増幅器に出力する第 2 信号選択手段を備えたことを特徴とする自動利得制御回路。

【請求項 2】 請求項 1 に記載の自動利得制御回路において、

上記第 1 自動利得制御信号の値に第 1 の所定値を乗算する第 1 乗算手段と、

上記第 1 乗算手段からの出力値に第 2 の所定値を加えて上記高周波増幅器に出力する第 1 加算手段と、

上記第 2 自動利得制御信号の値に第 3 の所定値を乗算する第 2 乗算手段と、

上記第 2 乗算手段からの出力値に第 4 の所定値を加えて上記中間周波増幅器に出力する第 2 加算手段を備えたことを特徴とする自動利得制御回路。

【請求項 3】 請求項 2 に記載の自動利得制御回路において、

上記高周波増幅器に入力される高周波信号のチャンネル毎に上記第 1 乃至第 4 の所定値の最適値を格納した記憶手段を備えて、

上記第 1 乗算手段、第 1 加算手段、第 2 乗算手段および第 2 加算手段は、上記高周波信号のチャンネルに応じて上記記憶手段から読み出された上記第 1 乃至第 4 の所定値の最適値を用いて上記演算を行うようになっていることを特長とする自動利得制御回路。

【請求項 4】 請求項 1 乃至請求項 3 の何れか一つに記載の自動利得制御回路を搭載したことを特徴とする衛星放送受信チューナ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えばデジタル地上波やデジタル衛星放送等の受信機に用いられると好適な自動利得制御(以下、AGC と言う)回路に関し、特には、高周波増幅器および中間周波増幅器の自動利得制御を行う AGC 回路に関する。

【0002】

【従来の技術】AGC 回路は、高周波入力信号を増幅する増幅器の利得を制御し、信号レベルを一定にする回路である。この AGC 回路が搭載されている衛星放送受信チューナは、高周波信号から低周波信号への周波数変換、帯域制限および増幅を行なうアナログ部と、検出した入力信号のレベルに応じた AGC 信号を上記アナログ部に出力するデジタル部とに分けられる。

【0003】上記増幅器は、上記 AGC 信号によってゲインリダクションが掛けられると NF (雑音指数)が悪くなる。一方、入力信号のレベルが高くなると出力信号の歪みが起きるという特性を有している。尚、複数の増幅器が縦列接続している場合には、全体の NF は前段の増幅器の NF が効いてくる。

【0004】上記 AGC 回路においては、入力信号のレベルが低い場合には、増幅器全体の NF が良くなるように前段の高周波増幅器にはゲインリダクションが掛からず最大ゲインになるようにし、後段の中間周波増幅器にはゲインリダクションを掛けて利得制御を行なうにしている。これに対して、入力信号のレベルが高い場合には、上記中間周波増幅器で歪みが起きないように上記高周波増幅器にゲインリダクションを掛けて、上記中間周波増幅器のゲインを一定にして利得制御を行なうのが望ましい。これをディレード AGC と呼ぶ(図 2 参照)。

【0005】図 3 は、従来の AGC 回路が搭載された衛星放送受信チューナのブロック図である。図 3 において、2, 4, 7 は要望する帯域のみを通過させる帯域通過フィルタである。特に、4 は、通過帯域の中心周波数を可変できる可変型帯域通過フィルタである。さらに、11 は、特定周波数以下の信号のみを通過させる低域通過フィルタである。また、3 は利得可変型の高周波増幅器であり、8 は利得可変型の中間周波増幅器である。また、5, 9 は周波数変換を行なうためのミキサである。また、6, 10 はミキサ 5, 9 にローカル信号を与える信号源である。上記構成に、A/D コンバータ 12, D/A コンバータ 19, 増幅器 20, 抵抗 21 およびコンデンサ 22 を含めた部分が上記アナログ部である。

【0006】これに対して、上記デジタル部は、振幅検出器 13、加減算器 14, 15、遅延回路 16、乗算器 18 で構成される。尚、加算器 15 と遅延回路 16 とでループを組むことによって積分器を形成している。

【0007】上記構成において、受信された高周波信号が入力端子 1 に入力されると、帯域通過フィルタ 2 によ

って対象信号が取り出される。そして、高周波増幅器 3 によって増幅された後、可変型帯域通過フィルタ 4 によって希望チャンネルの信号が取り出される。ミキサ 5 は、信号源 6 からのローカル信号と帯域通過フィルタ 4 を通過した後の高周波信号とを混合して周波数変換を行う。そして、帯域通過フィルタ 7 によって高周波成分を除去することによって、受信された高周波信号が中間周波信号に変換される。こうして得られた中間周波信号は、中間周波増幅器 8 によってさらに増幅され、ミキサ 9 によって信号源 10 からのローカル信号と混合されて低周波信号へ周波数変換される。そして、低域通過フィルタ 11 によって高周波成分が除去され、A/D コンバータ 12 によってデジタル信号に変換されて上記デジタル部に入力される。

【0008】こうして上記デジタル部に入力された信号は、先ず振幅検出器 13 によって振幅値が算出される。そして、減算器 14 によって、上記算出された振幅値と基準値 Ref との差分値を算出し、加算器 15 および遅延回路 16 で構成される積分器によって上記差分値 (振幅値 - 基準値) の積分が行われる。こうして、受信信号のレベルに応じた検出信号 17 が得られる。そして、この検出信号 17 に乗算器 18 によって所定値 μ を乗算することによって上記 AGC 信号が得られ、この AGC 信号を D/A コンバータ 19 でアナログ信号に変換することによって中間周波増幅器 8 への AGC 信号が得られるのである。こうして、中間周波増幅器 8 から上記デジタル部および D/A コンバータ 19 を介して中間周波増幅器 8 に至るループを形成することによって、入力信号のレベルが基準値 Ref より小さい場合には上記入力信号を大きくする AGC 信号が得られる一方、基準値 Ref より大きい場合には上記入力信号を小さくする AGC 信号が得られるのである。

【0009】次に、高周波入力信号のレベルによって、高周波増幅器 3 における自動利得制御 (以下、RF AGC とする) の制御範囲と中間周波増幅器 8 における自動利得制御 (以下、IF AGC とする) の制御範囲とを分けるディレード AGC を実現するために、高周波増幅器 3 への AGC 信号が以下のようにして生成される。すなわち、D/A コンバータ 19 から中間周波増幅器 8 に送出された AGC 信号が増幅器 20 にも入力される。そうすると、増幅器 20 は、入力電圧が比較電圧 C₀ よりも大きい場合のみ入力電圧に応じた増幅を行って AGC 信号として出力する。一方、入力電圧が比較電圧 C₀ よりも小さい場合は一定レベルの AGC 信号を出力するのである。すなわち、上記従来の衛星放送受信チューナにおいては、A/D コンバータ 12 から増幅器 20 によって AGC 回路を構成しているのである。

【0010】上述の動作によって、上記高周波増幅器 3 および中間周波増幅器 8 に対する AGC 信号の入力レベル対 AGC 信号電圧 (以下、利得制御電圧と言う) は、図

4 に示すようになる (測定結果)。すなわち、中間周波増幅器 8 への利得制御電圧が比較電圧 C₀ よりも小さい場合には、高周波増幅器 3 への利得制御電圧は高周波増幅器 3 のゲインを最大にする一定電圧となり、中間周波増幅器 8 に対してのみゲインリダクションを掛けることになる。逆に、中間周波増幅器 8 への利得制御電圧が比較電圧 C₀ よりも大きい場合には、増幅器 20 によって入力電圧に応じて増幅された利得制御電圧が高周波増幅器 3 に入力されて高周波増幅器 3 にゲインリダクションが掛けられ、高周波増幅器 3 の出力は略一定レベルとなる。その結果、中間周波増幅器 8 への入力電圧は略一定となって中間周波増幅器 8 への利得制御電圧は僅かしか変化せず、中間周波増幅器 8 のゲインリダクションは殆ど変化しないことになる。

【0011】

【発明が解決しようとする課題】しかしながら、上記従来の AGC 回路には、以下のような問題がある。すなわち、上述のように、ディレード AGC を実現するために、増幅器 20 を用いて高周波増幅器 3 への利得制御電圧と中間周波増幅器 8 への利得制御電圧とにレベル差を設けている。ところが、増幅器 20 のゲインが小さい場合には、増幅器 20 から高周波増幅器 3 への利得制御電圧と D/A コンバータ 19 から中間周波増幅器 8 への利得制御電圧との差は小さく、中間周波増幅器 8 への利得制御電圧が比較電圧 C₀ よりも大きい場合において、高周波増幅器 3 にゲインリダクションが掛かっている場合でも中間周波増幅器 8 にゲインリダクションが掛かることになる。

【0012】ところが、上記中間周波増幅器 8 への利得制御電圧が比較電圧 C₀ よりも大きい場合に中間周波増幅器 8 にゲインリダクションが掛かると、高周波増幅器 3 への十分なゲインリダクションが得られないために、歪みが生じ易い AGC 回路になってしまう。

【0013】そこで、NF (雑音指数) および歪が良好なディレード AGC として、中間周波増幅器 8 のゲインが一定であって高周波増幅器 3 にのみゲインリダクションに係るような範囲を作ろうとすると、高周波増幅器 3 への利得制御電圧を、中間周波増幅器 8 への利得制御電圧を無視できる程大きくしなければならず、増幅器 20 のゲインを大にする必要がある。

【0014】ところが、上記中間周波増幅器 8 の利得制御電圧と高周波増幅器 3 の利得制御電圧はゲインが大である増幅器 20 を介して相関があるため、上記 IF AGC を最適にするループゲインによって AGC 回路を設計すると、上記 RF AGC ではループゲインが大きくなり、上記 RF AGC で発振が生じ易い AGC 回路になるという問題がある。発振を止めるために、増幅器 20 の後に抵抗 21 およびコンデンサ 22 を付加して RC フィルタを構成することが考えられる。ところが、その場合には応答が遅くなり、AGC の収束時間が長くなると

いう別の問題が生じる。

【0015】上述の他に、上記増幅器20を用いる際の不具合として、高周波増幅器3のAGC信号がD/Aコンバータ19の出力信号を増幅した信号となるために、D/Aコンバータ19の量子化誤差も増幅されることになる。したがって、そのためにAGC回路としての精度が劣化することが挙げられる。

【0016】また、AGC特性のばらつきについて考えてみると、従来のAGC回路においては、ディレードAGCを実現するのにアナログ素子の特性を利用しているために素子自身の特性ばらつきの影響や周辺環境の影響が大きく、AGC特性の再現性や安定性に欠け、各AGC回路毎に最適なAGC特性を得るのが困難であるという問題がある。また、受信するチャンネル毎にも高周波増幅器3および中間周波増幅器8の特性にばらつきがあるが、従来のAGC回路においてはアナログ素子の特性を利用してAGC信号を生成しているために、設計後に素子の特性を変えてAGC信号特性を変更することは困難であり、チャンネル毎に最適なAGC特性を得ることができないという問題もある。

【0017】そこで、この発明の目的は、発振しにくく、受信チャンネル毎に最適なAGC特性を得ることができるAGC回路を提供することにある。

【0018】

【課題を解決するための手段】上記目的を達成するため、請求項1に係る発明は、入力された高周波信号を増幅する高周波増幅器と、この高周波増幅器からの高周波信号が周波数変換された中間周波信号を増幅する中間周波増幅器との夫々に、自動利得制御信号を供給して上記両増幅器の利得制御を行うAGC回路において、上記中間周波増幅器の出力信号のレベルに応じた検出信号の値と基準信号の値とを比較して、比較結果を表す信号を出力する比較手段と、上記検出信号と基準信号とが入力されると共に、上記比較手段の出力信号に基づいて、上記検出信号の値が上記基準信号の値より大きい場合には上記検出信号を選択して第1AGC信号として上記高周波増幅器に出力する一方、上記検出信号の値が上記基準信号の値以下である場合には上記基準信号を選択して上記第1AGC信号として上記高周波増幅器に出力する第1信号選択手段と、上記検出信号と基準信号とが入力されると共に、上記比較手段の出力信号に基づいて、上記検出信号の値が上記基準信号の値より大きい場合には上記基準信号を選択して第2AGC信号として上記中間周波増幅器に出力する一方、上記検出信号の値が上記基準信号の値以下である場合には上記検出信号を選択して上記第2AGC信号として上記中間周波増幅器に出力する第2信号選択手段を備えたことを特徴としている。

【0019】上記構成によれば、高周波増幅器には、中間周波増幅器の出力信号のレベルに応じた検出信号の値が基準値より大きい場合には、上記検出信号に応じて変

化する利得制御電圧が供給される。一方、上記検出信号の値が上記基準信号の値以下である場合には、一定電圧の利得制御電圧が供給される。また、中間周波増幅器には、上記高周波増幅器の場合とは反対に、上記検出信号の値が基準値より大きい場合には、一定電圧の利得制御電圧が供給される。一方、上記検出信号の値が上記基準信号の値以下である場合には、上記検出信号に応じて変化する利得制御電圧が供給される。したがって、上記検出信号に応じた利得制御電圧の変化を各増幅器にゲインリダクションが掛かるような変化とすれば、上記ディレードAGCが実現される。

【0020】その場合、上記高周波増幅器への第1AGC信号と上記中間周波増幅器への第2AGC信号とは、異なる信号選択手段によって独立して生成される。したがって、上記第1AGC信号と第2AGC信号とは互いに相関はなく、上記RFAGCのループゲインおよびIFFAGCのループゲインの夫々が最適に設定される。その結果、RFAGCの発振が防止される。

【0021】また、請求項2に係る発明は、請求項1に係る発明のAGC回路において、上記第1AGC信号の値に第1の所定値を乗算する第1乗算手段と、上記第1乗算手段からの出力値に第2の所定値を加えて上記高周波増幅器に出力する第1加算手段と、上記第2AGC信号の値に第3の所定値を乗算する第2乗算手段と、上記第2乗算手段からの出力値に第4の所定値を加えて上記中間周波増幅器に出力する第2加算手段を備えたことを特徴としている。

【0022】上記構成によれば、上記第1～第4の所定値を最適に設定することによって、上記高周波信号のレベルが低い場合には、前段の上記高周波増幅器にゲインリダクションを掛けずに最大ゲインになるようにし、後段の上記中間周波増幅器にゲインリダクションを掛けて利得制御を行なう。一方、上記高周波信号のレベルが高い場合には、上記高周波増幅器にゲインリダクションを掛け、上記中間周波増幅器のゲインを一定にして利得制御を行なうディレードAGCが実現される。

【0023】また、請求項3に係る発明は、請求項2に係る発明のAGC回路において、上記高周波増幅器に入力される高周波信号のチャンネル毎に上記第1乃至第4の所定値の最適値を格納した記憶手段を備えて、上記第1乗算手段、第1加算手段、第2乗算手段および第2加算手段は、上記高周波信号のチャンネルに応じて上記記憶手段から読み出された上記第1乃至第4の所定値の最適値を用いて上記演算を行うようになっていることを特徴としている。

【0024】上記構成によれば、上記第1乗算手段、第1加算手段、第2乗算手段および第2加算手段によって、上記記憶手段から高周波信号のチャンネルに応じて読み出された上記第1乃至第4の所定値の最適値が用いられ上記各演算が行われる。したがって、上記高周波

信号のチャンネルが変わっても最適なAGC特性が得られる。

【0025】また、請求項4に係る発明の衛星放送受信チューナは、請求項1乃至請求項3の何れか一つに係る発明のAGC回路を搭載したことを特徴としている。

【0026】上記構成によれば、衛星放送受信チューナには、請求項1乃至請求項3の何れか一つに係る発明のAGC回路GA搭載されている。したがって、上記高周波増幅器への第1AGC信号と上記中間周波増幅器への第2AGC信号とが異なる信号選択手段によって独立して生成され、上記RFAGCのループゲインおよびIFAGCのループゲインが夫々最適に設定される。その結果、RFAGCの発振が防止される。

【0027】

【発明の実施の形態】以下、この発明を図示の実施の形態により詳細に説明する。上記従来のAGC回路が発振し易いのは高周波増幅器3と中間周波増幅器8へのAGC信号が独立して生成されず、高周波増幅器3用のAGC信号は中間周波増幅器8用のAGC信号を増幅して得ているためである。そこで、本実施の形態では、ディレ

ードAGCを実現できる高周波増幅器用のAGC信号および中間周波増幅器用のAGC信号を、独立に生成するようにする。また、従来のAGC回路では、AGC特性がアナログ素子の特性で決定されるために、素子や環境特性のばらつきおよび制御変更の困難性がある。そこで、本実施の形態では、デジタル回路内でAGC特性を決定し、安定したAGC特性を得、且つ、容易にAGC特性を変更できるようにするのである。

【0028】図1は、本実施の形態のAGC回路が搭載された衛星放送受信チューナにおけるブロック図である。入力端子31、帯域通過フィルタ32、37、高周波増幅器33、可変型帯域通過フィルタ34、ミキサ35、39、ローカル信号源36、40、中間周波増幅器38、低域通過フィルタ41、A/Dコンバータ42、振幅検出器43、加減算器44、45、遅延回路46は、図3に示す従来のAGC回路における入力端子1、帯域通過フィルタ2、7、高周波増幅器3、可変型帯域通過フィルタ4、ミキサ5、9、ローカル信号源6、10、中間周波増幅器8、低域通過フィルタ11、A/Dコンバータ12、振幅検出器13、加減算器14、15、遅延回路16と、同じ構成を有し、同じように動作する。

【0029】本実施の形態においては、上記振幅検出器43、加減算器44、45、遅延回路46に加えて、比較器47、セレクト48、52、乗算器49、53、加算器50、54でデジタル部を構成する。また、アナログ部には、2つのD/Aコンバータ51、55を設けている。

【0030】上記比較器47は、上記加算器45と遅延回路46で構成された積分器からの検出信号56(入力X1)と比較値C。(入力X2)との2つの入力信号の大きさ

を比較し、入力X1が入力X2よりも大きい場合には出力 $Y=1$ を制御信号Sとして出力し、それ以外の場合には出力 $Y=0$ を制御信号Sとして出力する。セレクト48、52には、遅延回路46からの検出信号56と比較値C。との2つの信号が入力される。そして、比較器47からの制御信号Sが0の場合には入力X1を選択して出力する一方、制御信号Sが1の場合には入力X2を選択して出力する。乗算器49、53は所定値 μ_1 、 μ_2 を乗算する。また、加算器50、54は所定値 C_1 、 C_2 を加算して上記AGC信号を得る。D/Aコンバータ51、55は、上述のようにして得られたAGC信号をアナログ信号に変換し、中間周波増幅器38および高周波増幅器33へのアナログのAGC信号を得る。

【0031】上記構成を有するAGC回路は、以下のように動作してディレードAGC可能なAGC信号を生成する。まず、図3に示す従来のAGC回路と同様にし、上記アナログ部の入力端子31～A/Dコンバータ42によって、高周波信号から中間周波数信号を経て低周波信号に変換された入力信号をディジタル信号に変換する。そして、ディジタル部の振幅検出器43で振幅検出し、減算器44、加算器45および遅延回路46によって、入力信号のレベルに応じた制御信号56を生成する。そして、従来のAGC回路では、この制御信号を乗算器18を通してアナログ部に出力しているが、本実施の形態においては、制御信号56に基づいて、RFAGC用のAGC信号およびIFAGC用のAGC信号の電圧を互いに独立して制御するのである。

【0032】すなわち、上記比較器47によって、上記制御信号56と比較値C。とを比較する。そして、制御信号56が比較値C。よりも大きい場合は比較器47の出力は1となり、セレクト48からは入力X2として一定レベルの値C。が選択されて出力され、セレクト52からは入力X2として制御信号56が選択されて出力される。これに対して、制御信号56が比較値C。以下の場合には比較器47の出力は0となり、セレクト48からは入力X1として制御信号56が選択されて出力され、セレクト52からは入力X1として一定レベルの値C。が選択されて出力される。各セレクト48、52からの出力信号の夫々は、乗算器49、53および加算器50、54で演算され、D/Aコンバータ51、55を通して中間周波増幅器38および高周波増幅器33への利得制御電圧となる。すなわち、本実施の形態においては、A/Dコンバータ42からD/Aコンバータ55によってAGC回路を構成するのである。

【0033】したがって、図2に示すように、上記制御信号56が比較値C。よりも大きい場合には、中間周波増幅器38のゲインが一定であって高周波増幅器33にのみゲインリダクションが掛かる一方、制御信号56が比較値C。以下の場合には高周波増幅器33のゲインは最大値であって中間周波増幅器38にのみゲインリダク

ションが掛かるディレードAGCが実現できるのである。

【0034】本実施の形態の構成によれば、上記デジタル部内においては、高周波増幅器33用のAGC信号と中間周波増幅器38用のAGC信号とは互いに独立している。そして、高周波増幅器38用のAGC信号の電圧が一定の場合にのみ中間周波増幅器38用のAGC信号の電圧が変化し、中間周波増幅器38用のAGC信号の電圧が一定の場合にのみ高周波増幅器33用のAGC信号の電圧が変化するディレードAGC制御を行うことができる。また、その場合、AGCループのループゲイン特性を決定する値 μ_1 , C_1 と値 μ_2 , C_2 との間には相関性は無いので、上記各値 μ_1 , C_1 , μ_2 , C_2 を変化することによってRFAGCとIFAGCとを独立に変更できる。したがって、図3に示す従来のAGC回路のように、ディレードAGCを実現するためにIFAGCゲインに対してRFAGCゲインを必要以上に大きく設定する必要がなく、上記RFAGCのループゲインを押さえてRFAGCの発振を抑えることができる。また、上記デジタル部から高周波増幅器33の制御入力までの間ではD/Aコンバータ55を通過するだけであるから量子化誤差の増幅がなく、AGC回路の精度を上げることができる。

【0035】本AGC回路の特性は、上述したように値 μ_1 , C_1 , μ_2 , C_2 および比較値 C_0 によって決定される。ここで、値 μ_1 , μ_2 は、高周波増幅器33および中間周波増幅器38に対する入力信号対ゲインリダクション特性が適切になるように設定される。また、比較値 C_0 は、高周波増幅器33にゲインリダクションを掛け始める時点の入力信号レベルに設定される。また、値 C_1 , C_2 は、高周波増幅器33および中間周波増幅器38におけるゲインを一定にする領域におけるAGC信号の電圧レベルが所定レベルになるように設定される。ここで、上記 μ_1 , C_1 , μ_2 , C_2 および C_0 を変数とし、上記各変数を外部信号で任意の値に設定したりレジスタから読み出して任意の値に設定できるようにしておけば、任意の特性をもったAGC回路を構成することができる。このように、本実施の形態においては、上記デジタル部内においてAGC特性の制御を行なうために、AGC特性の再現性が良く高い安定性を得ることができるのである。

【0036】したがって、ROM(リード・オンリ・メモリ)等の記憶手段(図示せず)に入力信号のチャンネル毎に上記変数の最適値を格納しておき、目的とするチャンネルに応じて上記記憶手段から読み出した最適値を上記レジスタに格納するようにすれば、高周波増幅器33および中間周波増幅器38の各チャンネル毎の特性ばらつきを無くして、如何なるチャンネルの場合でも常に最適なAGC特性を得ることができるのである。

【0037】上述のように、本実施の形態においては、

検出した入力信号のレベルに応じたAGC信号をアナログ部の高周波増幅器33および中間周波増幅器38に出力するデジタル部を、入力信号の振幅を検出する振幅検出器43、基準値Refとの差分値を算出する加減算器44、加算器45と遅延回路46とで構成されて上記差分値を積分する積分器に加えて、比較器47、セクタ48, 52、乗算器49, 53、加算器50, 54で構成している。

【0038】そして、上記比較器47によって、遅延回路46からの制御信号56が比較値 C_0 よりも大きい場合は1を出力する一方、小さい場合は0を出力する。セクタ48は、比較器47からの出力が1の場合には所定レベルの値 C_0 を出力する一方、0の場合には制御信号56を出力する。そして、セクタ48の出力信号に対して乗算器49によって乗算を行い、加算器50によって加算を行って、中間周波増幅器38用のAGC信号を得る。また、セクタ52は、比較器47からの出力が1の場合には制御信号56を出力する一方、0の場合には所定レベルの値 C_0 を出力する。そして、セクタ52の出力信号に対して乗算器53によって乗算を行い、加算器54によって加算を行って、高周波増幅器33用のAGC信号を得るようにしている。

【0039】したがって、本実施の形態によれば、上記デジタル部内において高周波増幅器33用のAGC信号と中間周波増幅器38用のAGC信号とを互いに独立して生成して、ディレードAGCを実現することができる。その結果、IFAGCゲインに対してRFAGCゲインを大きく設定する必要がなく、RFAGCの発振を防止できる。

【0040】また、上記比較器47の比較値 C_0 や乗算器49, 53の乗算値 μ_1 , μ_2 及び加算器50, 57の加算値 C_1 , C_2 を変数とする。そして、上記記憶手段に受信信号のチャンネル毎に上記変数の最適値を格納しておき、この記憶手段から読み出した目的とするチャンネルの最適値を上記変数に与えるようにすることによって、高周波増幅器33および中間周波増幅器38における各受信チャンネル毎の特性ばらつきを無くして、常に最適なAGC特性を得ることができる。

【0041】

【発明の効果】以上より明らかなように、請求項1に係る発明のAGC回路は、中間周波増幅器の出力信号のレベルに応じた検出信号の値と基準信号の値とを比較する比較手段の比較結果に基づいて、第1信号選択手段によって、上記検出信号の値が上記基準信号の値より大きい場合には上記検出信号を選択して第1AGC信号として高周波増幅器に出力する一方、上記基準信号の値以下である場合には上記基準信号を選択して上記第1AGC信号として上記高周波増幅器に出力し、第2信号選択手段によって、上記検出信号の値が上記基準信号の値より大きい場合には上記基準信号を選択して第2AGC信号と

して上記中間周波増幅器に出力する一方、上記基準信号の値以下である場合には上記検出信号を選択して上記第2 AGC信号として上記中間周波増幅器に出力するので、上記高周波増幅器には、上記検出信号の値が基準値より大きい場合には上記検出信号に応じて変化する利得制御電圧が供給される一方、上記基準信号の値以下である場合には一定電圧の利得制御電圧が供給される。また、高周波増幅器には、上記高周波増幅器の場合とは反対に、上記検出信号の値が基準値より大きい場合には一定電圧の利得制御電圧が供給される一方、上記基準信号の値以下である場合には上記検出信号に応じて変化する利得制御電圧が供給される。したがって、上記検出信号に応じた利得制御電圧の変化を各増幅器にゲインリダクションが掛かるような変化とすれば、上記ディレードAGCを実現できる。

【0042】その場合に、上記高周波増幅器への第1 AGC信号と上記中間周波増幅器への第2 AGC信号とは、異なる信号選択手段によって独立して生成される。したがって、上記第1 AGC信号と第2 AGC信号とは互いに相関はなく、上記RFAGCのループゲインおよびIFAGCのループゲインの夫々を最適に設定することができる。したがって、上記RFAGCの発振を防止できる。

【0043】また、請求項2に係る発明のAGC回路は、第1乗算手段によって、上記第1 AGC信号の値に第1の所定値を乗算し、第1加算手段によって、上記第1乗算手段からの出力値に第2の所定値を加えて上記高周波増幅器に出力する一方、第2乗算手段によって、上記第2 AGC信号の値に第3の所定値を乗算し、第2加算手段によって、上記第2乗算手段からの出力値に第4の所定値を加えて上記中間周波増幅器に出力するので、上記第1乃至第4の所定値を最適に設定することによって、入力信号のレベルが低い場合には、前段の上記高周波増幅器にゲインリダクションを掛けずに最大ゲインになるようにし、後段の上記中間周波増幅器にゲインリダクションを掛けて利得制御を行なう一方、入力信号のレベルが高い場合には、上記高周波増幅器にゲインリダクションを掛け、上記中間周波増幅器のゲインを一定にして利得制御を行なうディレードAGCを最適に行うこと

ができる。

【0044】また、請求項3に係る発明のAGC回路は、上記高周波増幅器に入力される高周波信号のチャンネル毎に上記第1乃至第4の所定値の最適値を記憶手段に格納し、上記第1乗算手段、第1加算手段、第2乗算手段および第2加算手段は、上記高周波信号のチャンネルに応じて上記記憶手段から読み出された上記第1乃至第4の所定値の最適値を用いて上記演算を行うので、上記高周波信号のチャンネルが変わっても最適なAGC特性を得ることができる。

【0045】また、請求項4に係る発明の衛星放送受信チューナは、請求項1乃至請求項3の何れか一つに係る発明のAGC回路を搭載しているので、上記高周波増幅器への第1 AGC信号と上記中間周波増幅器への第2 AGC信号とを独立して生成することができる。したがって、上記RFAGCのループゲインおよびIFAGCのループゲインの夫々を最適に設定でき、上記RFAGCの発振を防止できる。

【図面の簡単な説明】

【図1】この発明のAGC回路を搭載した衛星放送受信チューナのブロック図である。

【図2】図1における高周波増幅器および中間周波増幅器に対する各AGC信号の検出信号レベル対利得制御電圧特性を示す図である。

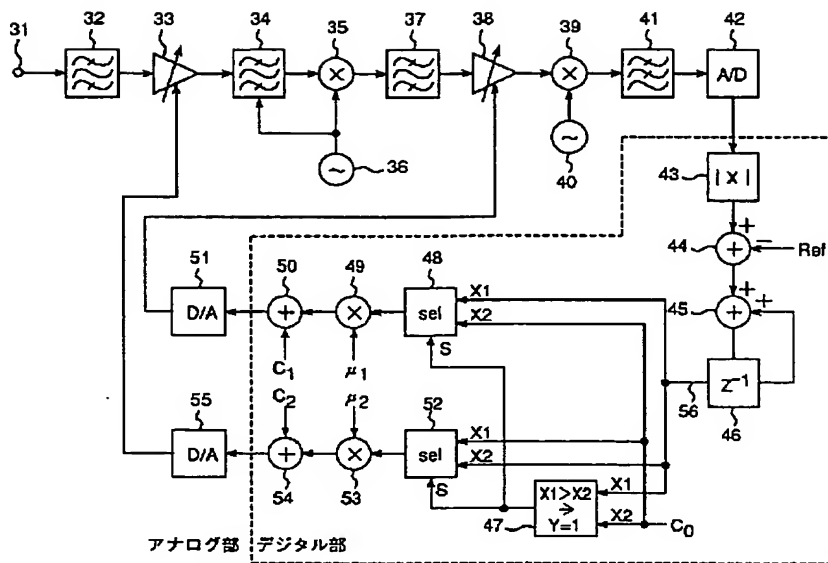
【図3】従来のAGC回路を搭載した衛星放送受信チューナのブロック図である。

【図4】図3における高周波増幅器および中間周波増幅器に対する各AGC信号の入力レベル対利得制御電圧特性を示す図である。

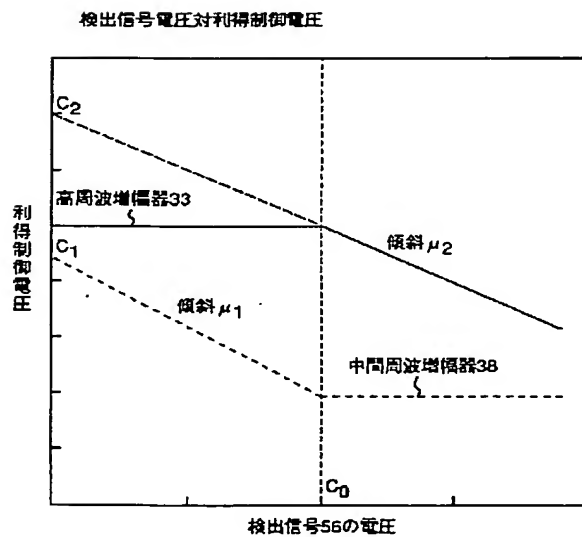
【符号の説明】

32, 37…帯域通過フィルタ、 33…高周波増幅器、 34…可変型帯域通過フィルタ、 35, 39…ミキサ、 36, 40…ローカル信号源、 38…中間周波増幅器、 41…低域通過フィルタ、 43…振幅検出器、 44, 45…加減算器、 46…遅延回路、 47…比較器、 48, 52…セレクタ、 49, 53…乗算器、 50, 54…加算器、 51, 55…D/Aコンバータ。

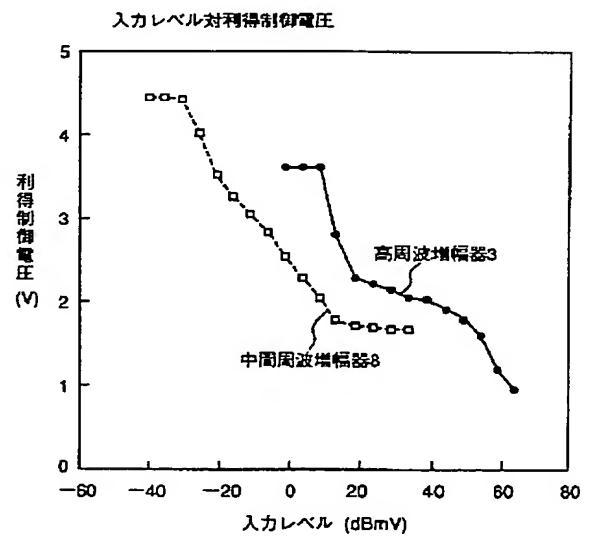
【図 1】



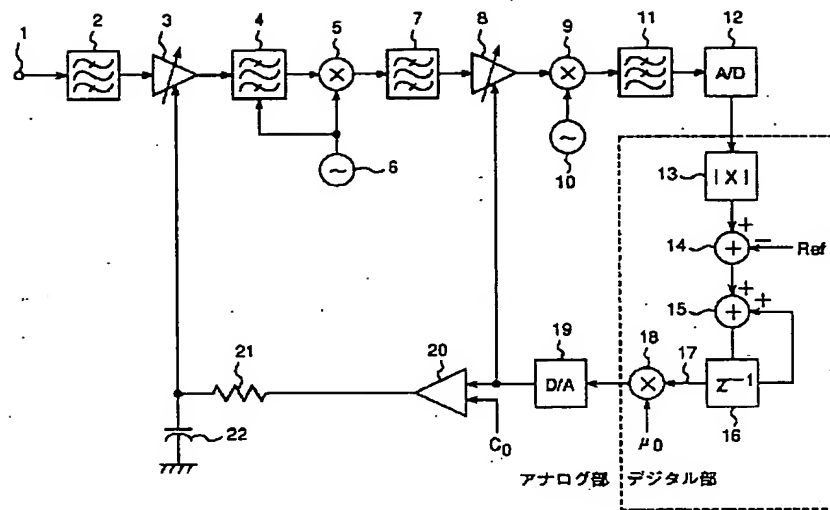
【図 2】



【図 4】



【図 3】



This Page Blank (uspto)